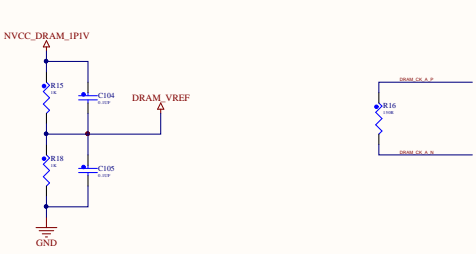
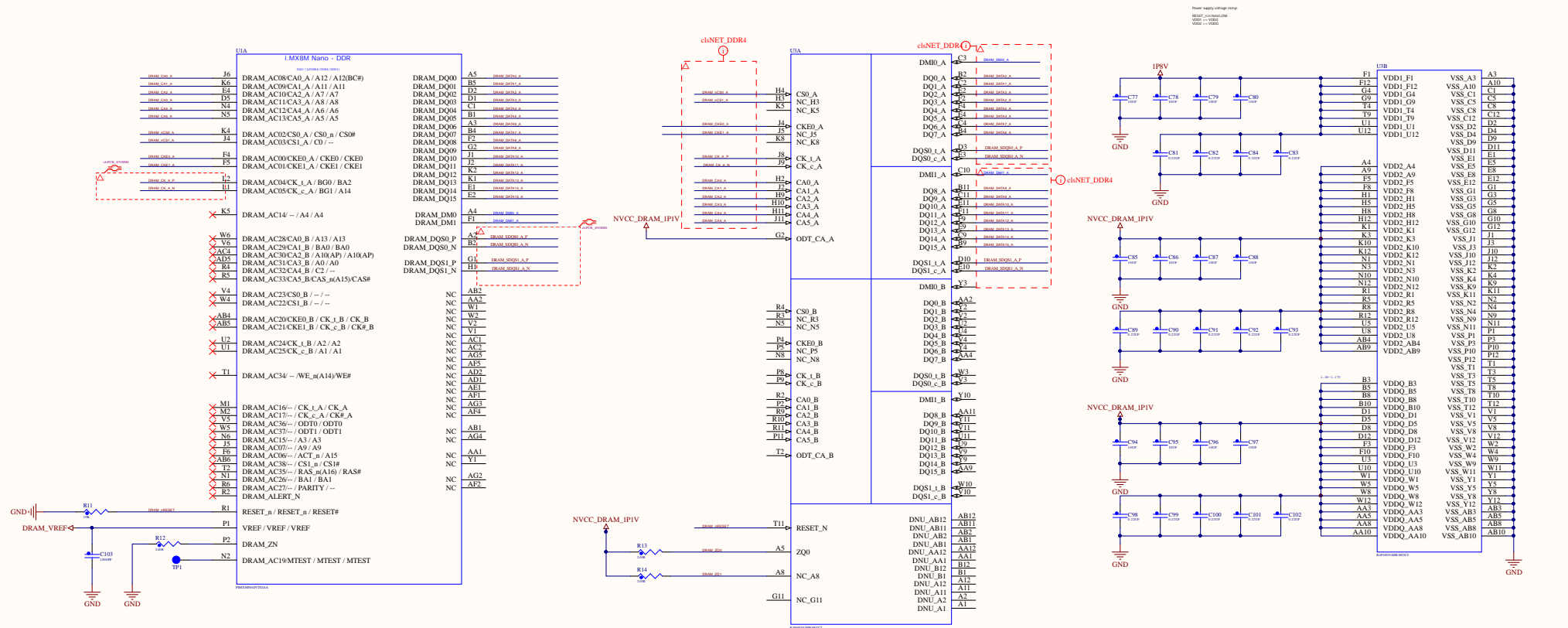
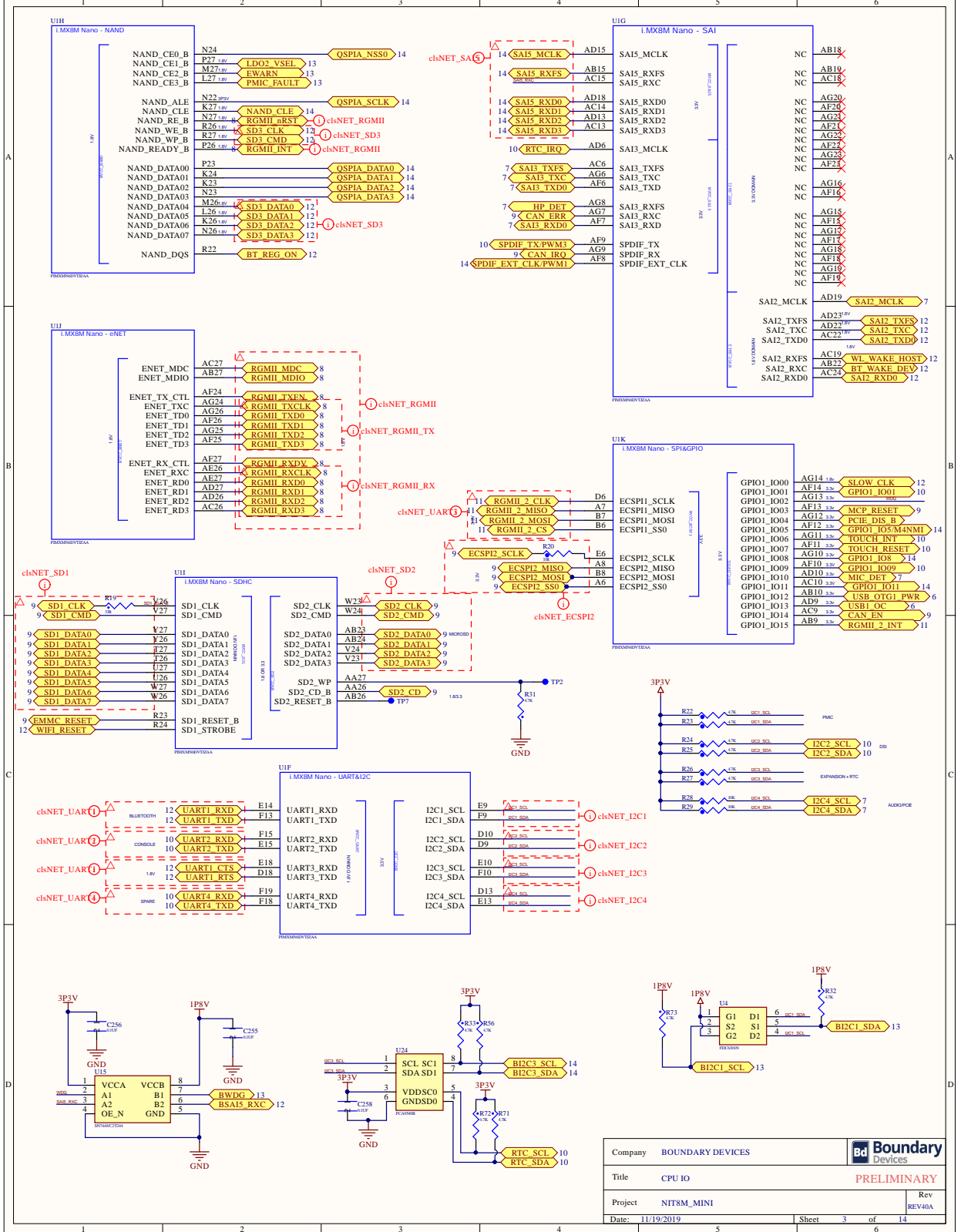


Company	BOUNDARY DEVICES	
Title	CPU PWR	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 1 of 14

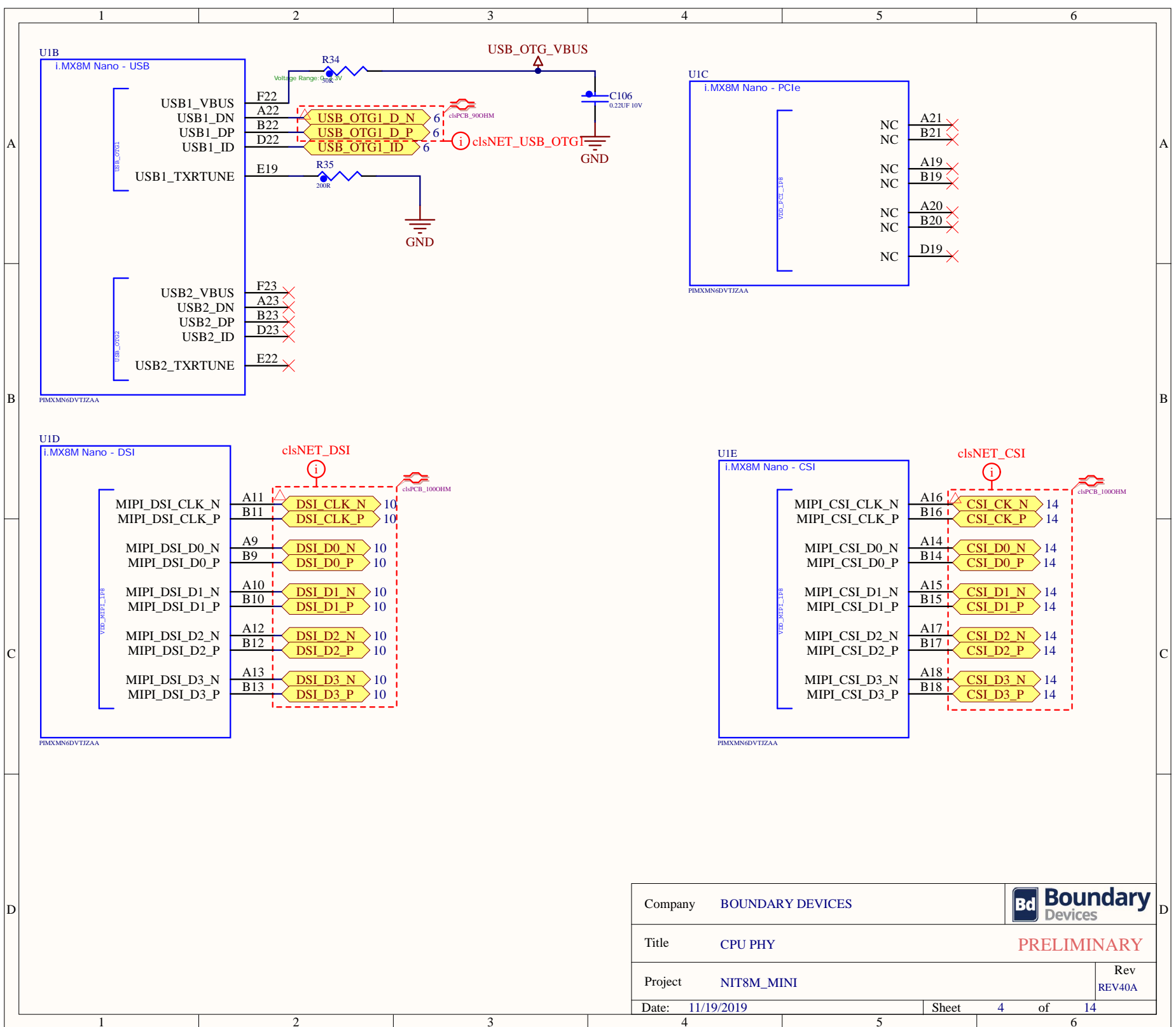
LPDDR4 2GB




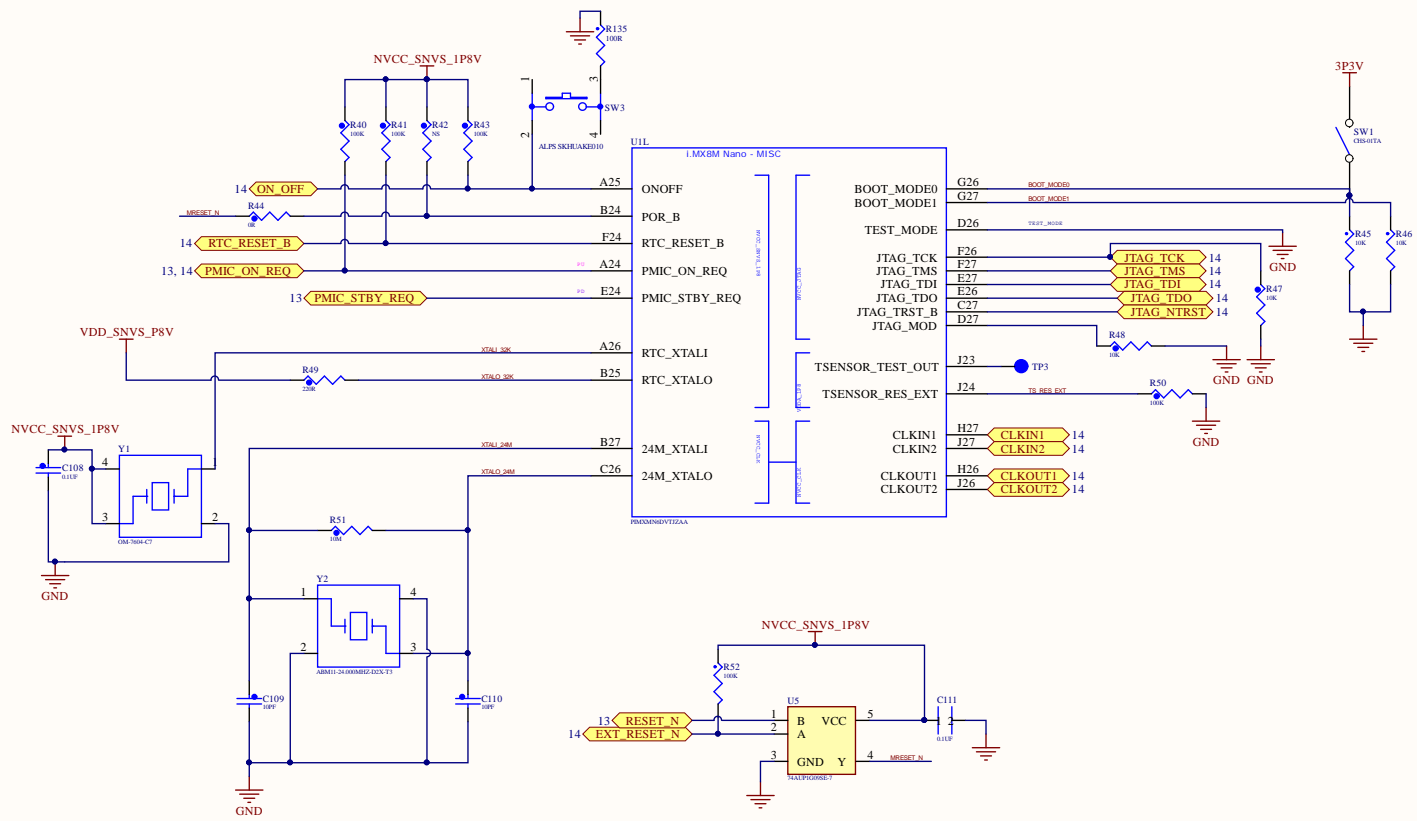
Pin Name	Data Bus		Command/Address	
	LPDDR4	DDR4	LPDDR4	DDR4
DQ0_L	DQ0	DQ0	DQM0	DQM0
DQ0_U	DQ0	DQ0	DQM1	DQM1
DQ1_L	DQ1	DQ1	DQM2	DQM2
DQ1_U	DQ1	DQ1	DQM3	DQM3
DQ2_L	DQ2	DQ2	CA0	CA0
DQ2_U	DQ2	DQ2	CA1	CA1
DQ3_L	DQ3	DQ3	CA2	CA2
DQ3_U	DQ3	DQ3	CA3	CA3
DQ4_L	DQ4	DQ4	CA4	CA4
DQ4_U	DQ4	DQ4	CA5	CA5
DQ5_L	DQ5	DQ5	CA0	CA0
DQ5_U	DQ5	DQ5	CA1	CA1
DQ6_L	DQ6	DQ6	CA2	CA2
DQ6_U	DQ6	DQ6	CA3	CA3
DQ7_L	DQ7	DQ7	CA4	CA4
DQ7_U	DQ7	DQ7	CA5	CA5
DQ8_L	DQ8	DQ8	CA0	CA0
DQ8_U	DQ8	DQ8	CA1	CA1
DQ9_L	DQ9	DQ9	CA2	CA2
DQ9_U	DQ9	DQ9	CA3	CA3
DQ10_L	DQ10	DQ10	CA4	CA4
DQ10_U	DQ10	DQ10	CA5	CA5
DQ11_L	DQ11	DQ11	CA0	CA0
DQ11_U	DQ11	DQ11	CA1	CA1
DQ12_L	DQ12	DQ12	CA2	CA2
DQ12_U	DQ12	DQ12	CA3	CA3
DQ13_L	DQ13	DQ13	CA4	CA4
DQ13_U	DQ13	DQ13	CA5	CA5
DQ14_L	DQ14	DQ14	CA0	CA0
DQ14_U	DQ14	DQ14	CA1	CA1
DQ15_L	DQ15	DQ15	CA2	CA2
DQ15_U	DQ15	DQ15	CA3	CA3
DQ16_L	DQ16	DQ16	CA4	CA4
DQ16_U	DQ16	DQ16	CA5	CA5
DQ17_L	DQ17	DQ17	CA0	CA0
DQ17_U	DQ17	DQ17	CA1	CA1
DQ18_L	DQ18	DQ18	CA2	CA2
DQ18_U	DQ18	DQ18	CA3	CA3
DQ19_L	DQ19	DQ19	CA4	CA4
DQ19_U	DQ19	DQ19	CA5	CA5
DQ20_L	DQ20	DQ20	CA0	CA0
DQ20_U	DQ20	DQ20	CA1	CA1
DQ21_L	DQ21	DQ21	CA2	CA2
DQ21_U	DQ21	DQ21	CA3	CA3
DQ22_L	DQ22	DQ22	CA4	CA4
DQ22_U	DQ22	DQ22	CA5	CA5
DQ23_L	DQ23	DQ23	CA0	CA0
DQ23_U	DQ23	DQ23	CA1	CA1
DQ24_L	DQ24	DQ24	CA2	CA2
DQ24_U	DQ24	DQ24	CA3	CA3
DQ25_L	DQ25	DQ25	CA4	CA4
DQ25_U	DQ25	DQ25	CA5	CA5
DQ26_L	DQ26	DQ26	CA0	CA0
DQ26_U	DQ26	DQ26	CA1	CA1
DQ27_L	DQ27	DQ27	CA2	CA2
DQ27_U	DQ27	DQ27	CA3	CA3
DQ28_L	DQ28	DQ28	CA4	CA4
DQ28_U	DQ28	DQ28	CA5	CA5
DQ29_L	DQ29	DQ29	CA0	CA0
DQ29_U	DQ29	DQ29	CA1	CA1
DQ30_L	DQ30	DQ30	CA2	CA2
DQ30_U	DQ30	DQ30	CA3	CA3
DQ31_L	DQ31	DQ31	CA4	CA4
DQ31_U	DQ31	DQ31	CA5	CA5
DQ32_L	DQ32	DQ32	CA0	CA0
DQ32_U	DQ32	DQ32	CA1	CA1
DQ33_L	DQ33	DQ33	CA2	CA2
DQ33_U	DQ33	DQ33	CA3	CA3
DQ34_L	DQ34	DQ34	CA4	CA4
DQ34_U	DQ34	DQ34	CA5	CA5
DQ35_L	DQ35	DQ35	CA0	CA0
DQ35_U	DQ35	DQ35	CA1	CA1
DQ36_L	DQ36	DQ36	CA2	CA2
DQ36_U	DQ36	DQ36	CA3	CA3
DQ37_L	DQ37	DQ37	CA4	CA4
DQ37_U	DQ37	DQ37	CA5	CA5
DQ38_L	DQ38	DQ38	CA0	CA0
DQ38_U	DQ38	DQ38	CA1	CA1
DQ39_L	DQ39	DQ39	CA2	CA2
DQ39_U	DQ39	DQ39	CA3	CA3
DQ40_L	DQ40	DQ40	CA4	CA4
DQ40_U	DQ40	DQ40	CA5	CA5
DQ41_L	DQ41	DQ41	CA0	CA0
DQ41_U	DQ41	DQ41	CA1	CA1
DQ42_L	DQ42	DQ42	CA2	CA2
DQ42_U	DQ42	DQ42	CA3	CA3
DQ43_L	DQ43	DQ43	CA4	CA4
DQ43_U	DQ43	DQ43	CA5	CA5
DQ44_L	DQ44	DQ44	CA0	CA0
DQ44_U	DQ44	DQ44	CA1	CA1
DQ45_L	DQ45	DQ45	CA2	CA2
DQ45_U	DQ45	DQ45	CA3	CA3
DQ46_L	DQ46	DQ46	CA4	CA4
DQ46_U	DQ46	DQ46	CA5	CA5
DQ47_L	DQ47	DQ47	CA0	CA0
DQ47_U	DQ47	DQ47	CA1	CA1
DQ48_L	DQ48	DQ48	CA2	CA2
DQ48_U	DQ48	DQ48	CA3	CA3
DQ49_L	DQ49	DQ49	CA4	CA4
DQ49_U	DQ49	DQ49	CA5	CA5
DQ50_L	DQ50	DQ50	CA0	CA0
DQ50_U	DQ50	DQ50	CA1	CA1
DQ51_L	DQ51	DQ51	CA2	CA2
DQ51_U	DQ51	DQ51	CA3	CA3
DQ52_L	DQ52	DQ52	CA4	CA4
DQ52_U	DQ52	DQ52	CA5	CA5
DQ53_L	DQ53	DQ53	CA0	CA0
DQ53_U	DQ53	DQ53	CA1	CA1
DQ54_L	DQ54	DQ54	CA2	CA2
DQ54_U	DQ54	DQ54	CA3	CA3
DQ55_L	DQ55	DQ55	CA4	CA4
DQ55_U	DQ55	DQ55	CA5	CA5
DQ56_L	DQ56	DQ56	CA0	CA0
DQ56_U	DQ56	DQ56	CA1	CA1
DQ57_L	DQ57	DQ57	CA2	CA2
DQ57_U	DQ57	DQ57	CA3	CA3
DQ58_L	DQ58	DQ58	CA4	CA4
DQ58_U	DQ58	DQ58	CA5	CA5
DQ59_L	DQ59	DQ59	CA0	CA0
DQ59_U	DQ59	DQ59	CA1	CA1
DQ60_L	DQ60	DQ60	CA2	CA2
DQ60_U	DQ60	DQ60	CA3	CA3
DQ61_L	DQ61	DQ61	CA4	CA4
DQ61_U	DQ61	DQ61	CA5	CA5
DQ62_L	DQ62	DQ62	CA0	CA0
DQ62_U	DQ62	DQ62	CA1	CA1
DQ63_L	DQ63	DQ63	CA2	CA2
DQ63_U	DQ63	DQ63	CA3	CA3
DQ64_L	DQ64	DQ64	CA4	CA4
DQ64_U	DQ64	DQ64	CA5	CA5
DQ65_L	DQ65	DQ65	CA0	CA0
DQ65_U	DQ65	DQ65	CA1	CA1
DQ66_L	DQ66	DQ66	CA2	CA2
DQ66_U	DQ66	DQ66	CA3	CA3
DQ67_L	DQ67	DQ67	CA4	CA4
DQ67_U	DQ67	DQ67	CA5	CA5
DQ68_L	DQ68	DQ68	CA0	CA0
DQ68_U	DQ68	DQ68	CA1	CA1
DQ69_L	DQ69	DQ69	CA2	CA2
DQ69_U	DQ69	DQ69	CA3	CA3
DQ70_L	DQ70	DQ70	CA4	CA4
DQ70_U	DQ70	DQ70	CA5	CA5
DQ71_L	DQ71	DQ71	CA0	CA0
DQ71_U	DQ71	DQ71	CA1	CA1
DQ72_L	DQ72	DQ72	CA2	CA2
DQ72_U	DQ72	DQ72	CA3	CA3
DQ73_L	DQ73	DQ73	CA4	CA4
DQ73_U	DQ73	DQ73	CA5	CA5
DQ74_L	DQ74	DQ74	CA0	CA0
DQ74_U	DQ74	DQ74	CA1	CA1
DQ75_L	DQ75	DQ75	CA2	CA2
DQ75_U	DQ75	DQ75	CA3	CA3
DQ76_L	DQ76	DQ76	CA4	CA4
DQ76_U	DQ76	DQ76	CA5	CA5
DQ77_L	DQ77	DQ77	CA0	CA0
DQ77_U	DQ77	DQ77	CA1	CA1
DQ78_L	DQ78	DQ78	CA2	CA2
DQ78_U	DQ78	DQ78	CA3	CA3
DQ79_L	DQ79	DQ79	CA4	CA4
DQ79_U	DQ79	DQ79	CA5	CA5
DQ80_L	DQ80	DQ80	CA0	CA0
DQ80_U	DQ80	DQ80	CA1	CA1
DQ81_L	DQ81	DQ81	CA2	CA2
DQ81_U	DQ81	DQ81	CA3	CA3
DQ82_L	DQ82	DQ82	CA4	CA4
DQ82_U	DQ82	DQ82	CA5	CA5
DQ83_L	DQ83	DQ83	CA0	CA0
DQ83_U	DQ83	DQ83	CA1	CA1
DQ84_L	DQ84	DQ84	CA2	CA2
DQ84_U	DQ84	DQ84	CA3	CA3
DQ85_L	DQ85	DQ85	CA4	CA4
DQ85_U	DQ85	DQ85	CA5	CA5
DQ86_L	DQ86	DQ86	CA0	CA0
DQ86_U	DQ86	DQ86	CA1	CA1
DQ87_L	DQ87	DQ87	CA2	CA2
DQ87_U	DQ87	DQ87	CA3	CA3
DQ88_L	DQ88	DQ88	CA4	CA4
DQ88_U	DQ88	DQ88	CA5	CA5
DQ89_L	DQ89	DQ89	CA0	CA0
DQ89_U	DQ89	DQ89	CA1	CA1
DQ90_L	DQ90	DQ90	CA2	CA2
DQ90_U	DQ90	DQ90	CA3	CA3
DQ91_L	DQ91	DQ91	CA4	CA4
DQ91_U	DQ91	DQ91	CA5	CA5
DQ92_L	DQ92	DQ92	CA0	CA0
DQ92_U	DQ92	DQ92	CA1	CA1
DQ93_L	DQ93	DQ93	CA2	CA2
DQ93_U	DQ93	DQ93	CA3	CA3
DQ94_L	DQ94	DQ94	CA4	CA4
DQ94_U	DQ94	DQ94	CA5	CA5
DQ95_L	DQ95	DQ95	CA0	CA0
DQ95_U	DQ95	DQ95	CA1	CA1
DQ96_L	DQ96	DQ96	CA2	CA2
DQ96_U	DQ96	DQ96	CA3	CA3
DQ97_L	DQ97	DQ97	CA4	CA4
DQ97_U	DQ97	DQ97	CA5	CA5
DQ98_L	DQ98	DQ98	CA0	CA0
DQ98_U	DQ98	DQ98	CA1	CA1
DQ99_L	DQ99	DQ99	CA2	CA2
DQ99_U	DQ99	DQ99	CA3	CA3
DQ100_L	DQ100	DQ100	CA4	CA4
DQ100_U	DQ100	DQ100	CA5	CA5



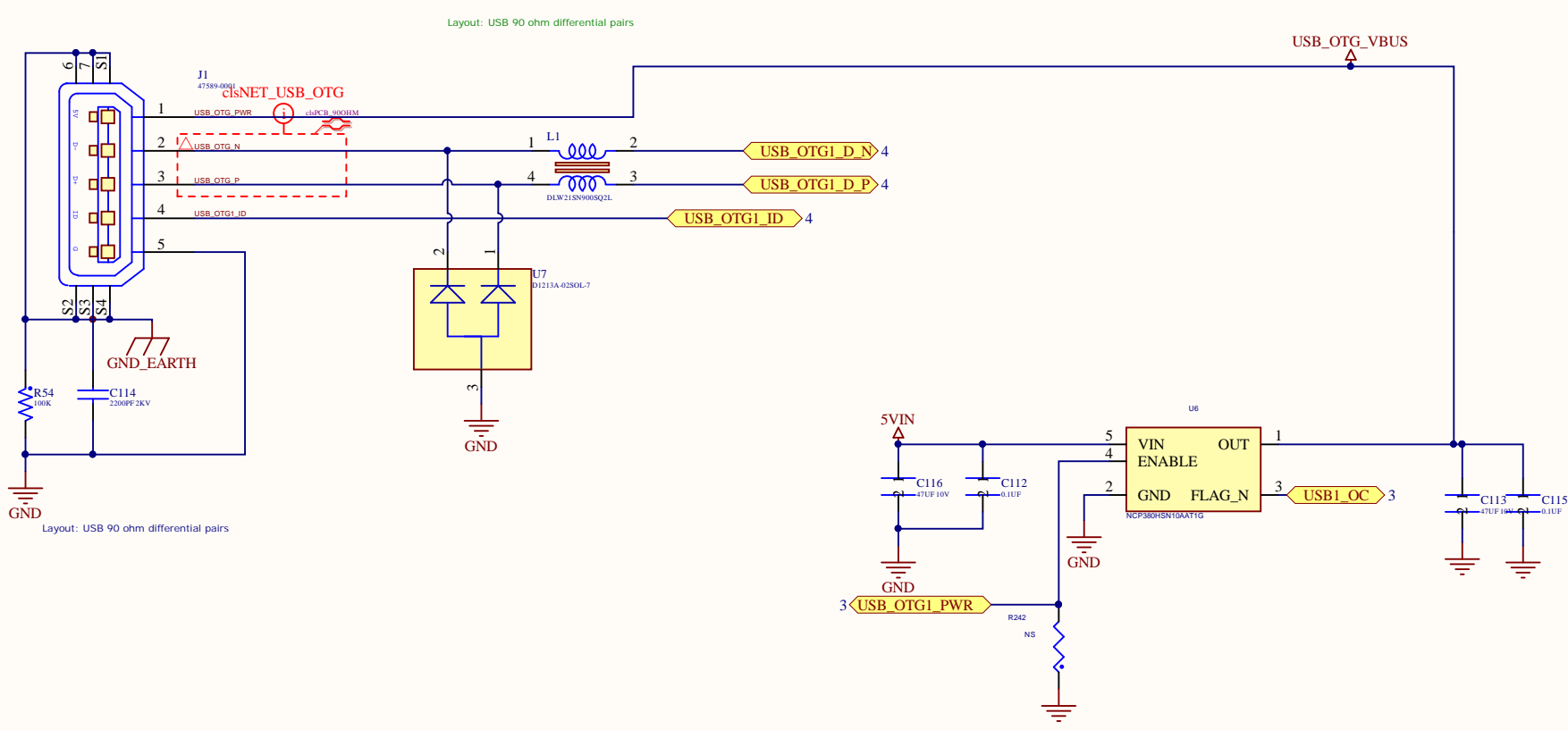
Company	BOUNDARY DEVICES	
Title	CPU IO	PRELIMINARY
Project	NIT8M_MINI	Rev REV00A
Date:	11/19/2019	Sheet 3 of 14



Company	BOUNDARY DEVICES	
Title	CPU PHY	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 4 of 14




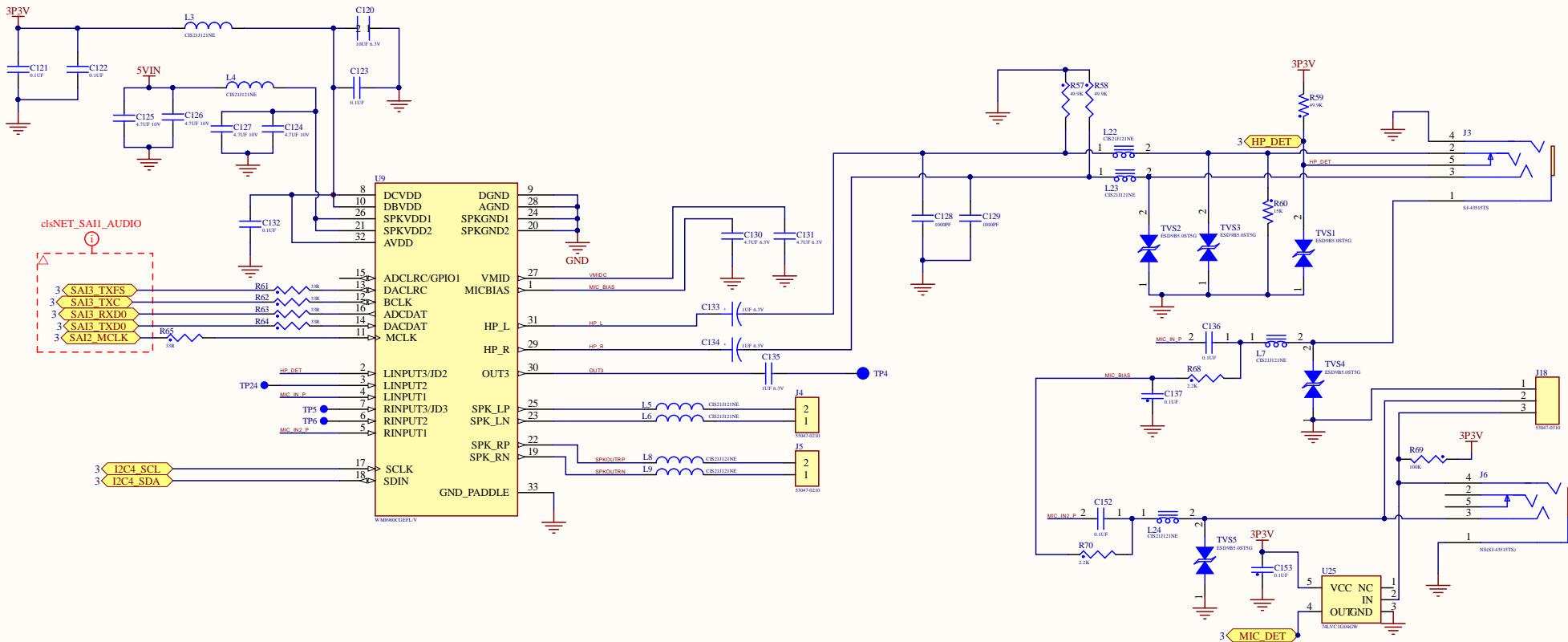
Company	BOUNDARY DEVICES		PRELIMINARY Rev REV40A
Title	CPU MISC		
Project	NIT8M_MINI	Date:	11/19/2019
Sheet	5	of	14



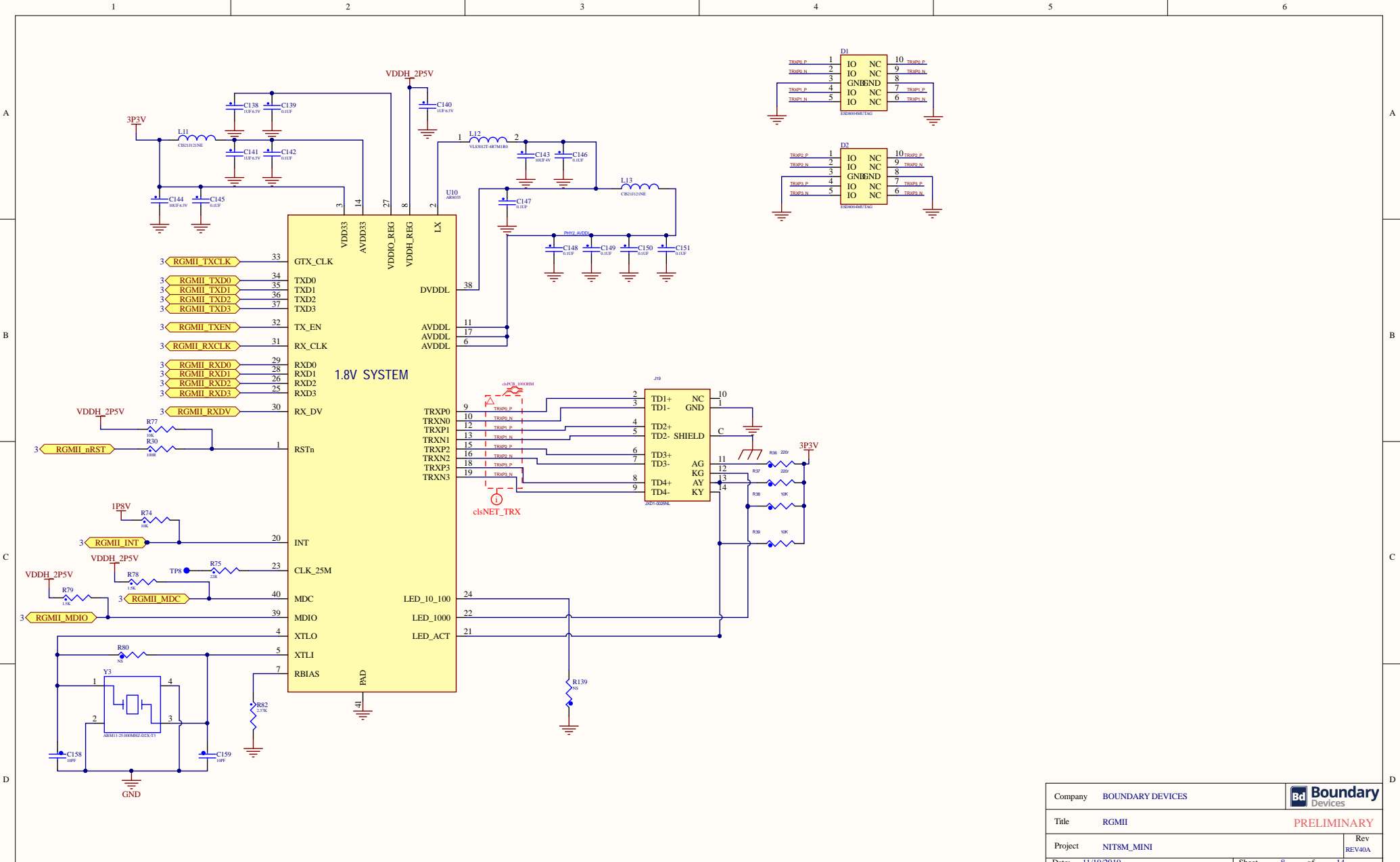
Layout: USB 90 ohm differential pairs

Layout: USB 90 ohm differential pairs

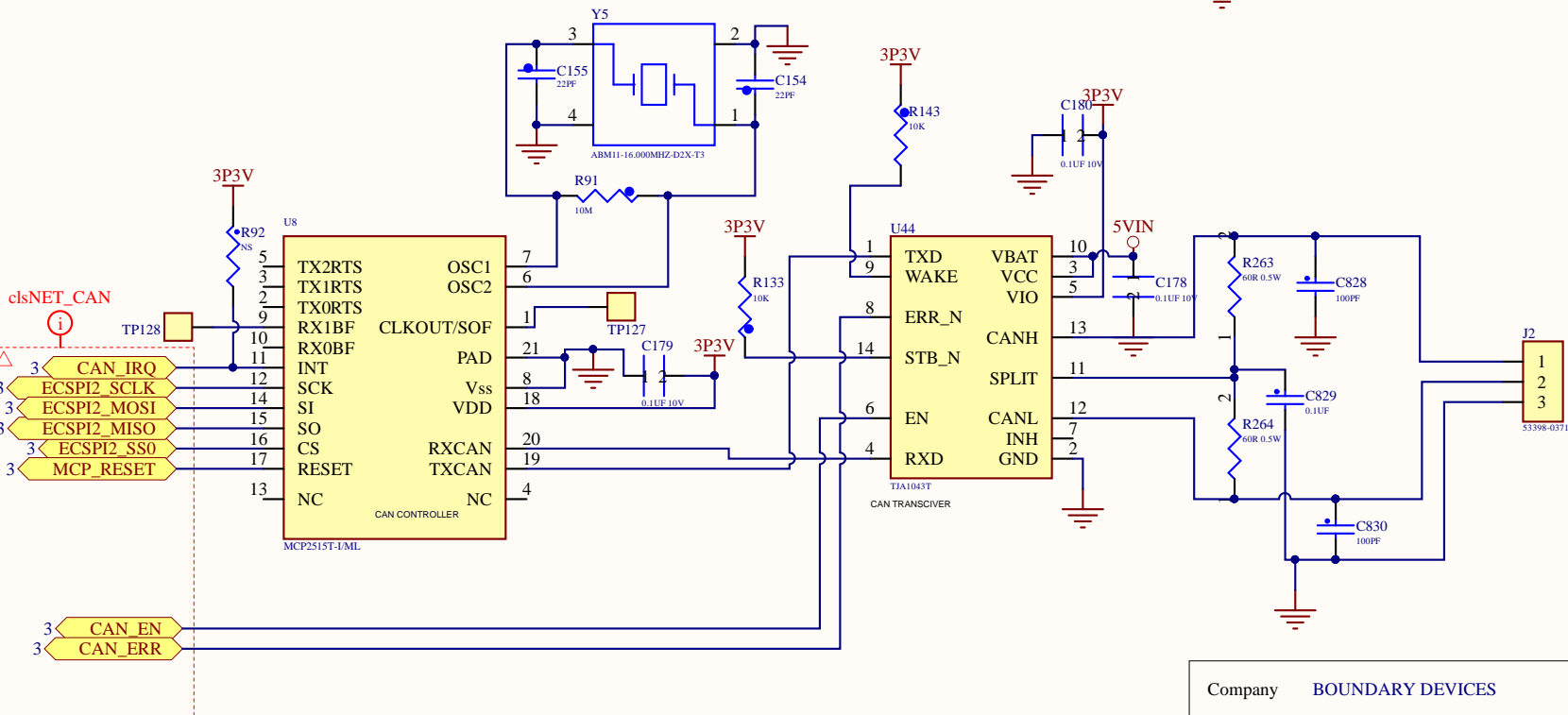
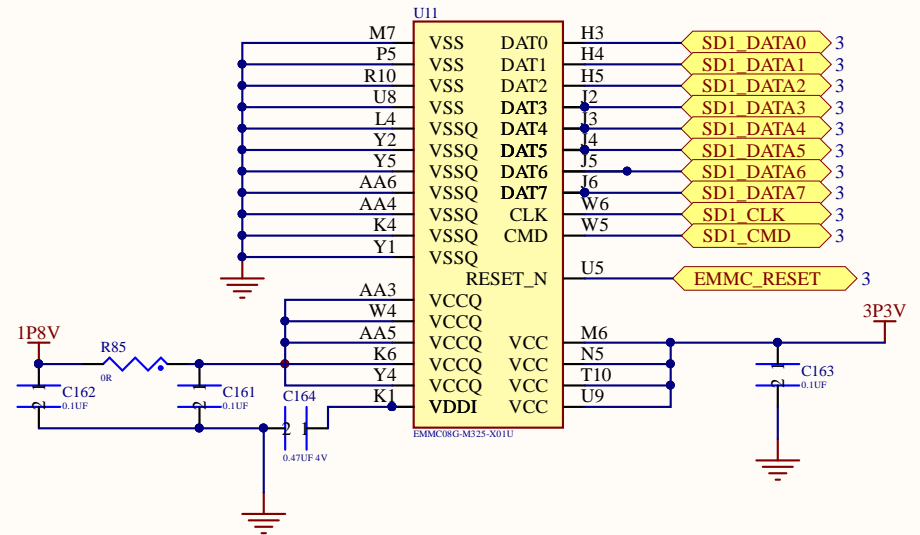
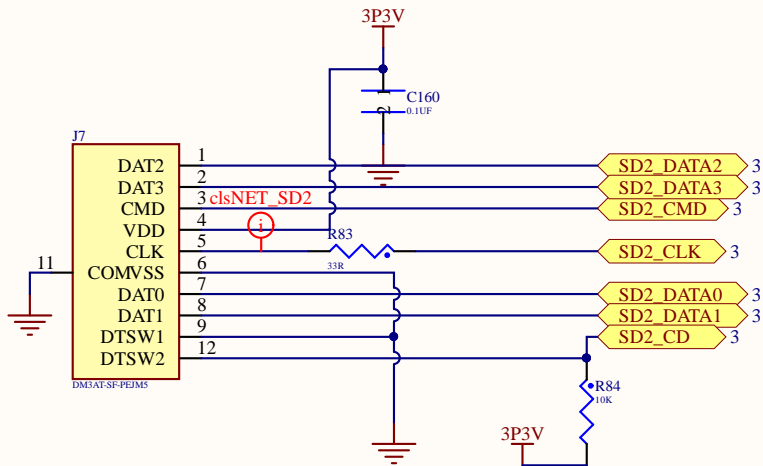
Company	BOUNDARY DEVICES	
Title	USB PORTS	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 6 of 14



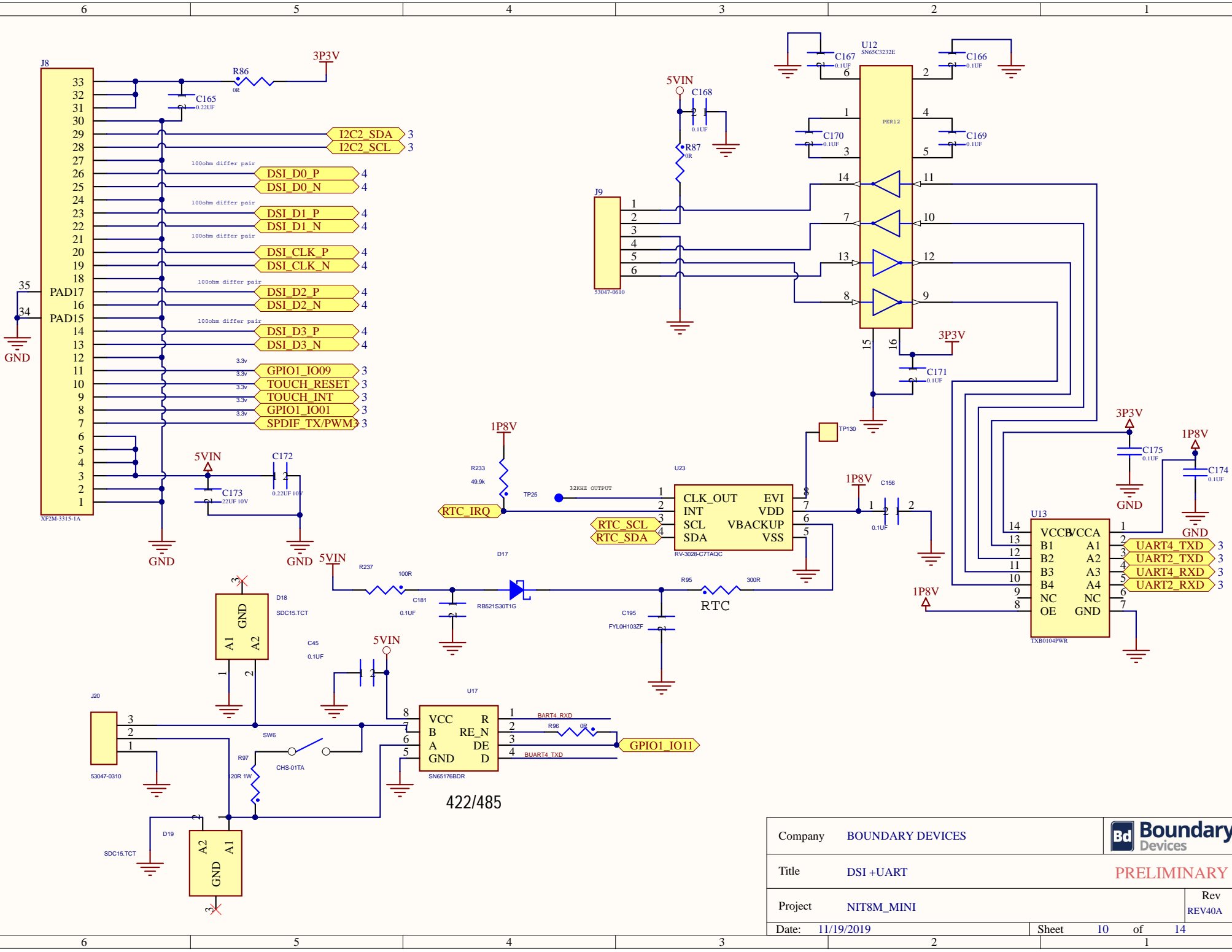
Company	BOUNDARY DEVICES	
Title	AUDIO	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 7 of 14



Company	BOUNDARY DEVICES	
Title	RGMI	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 8 of 14

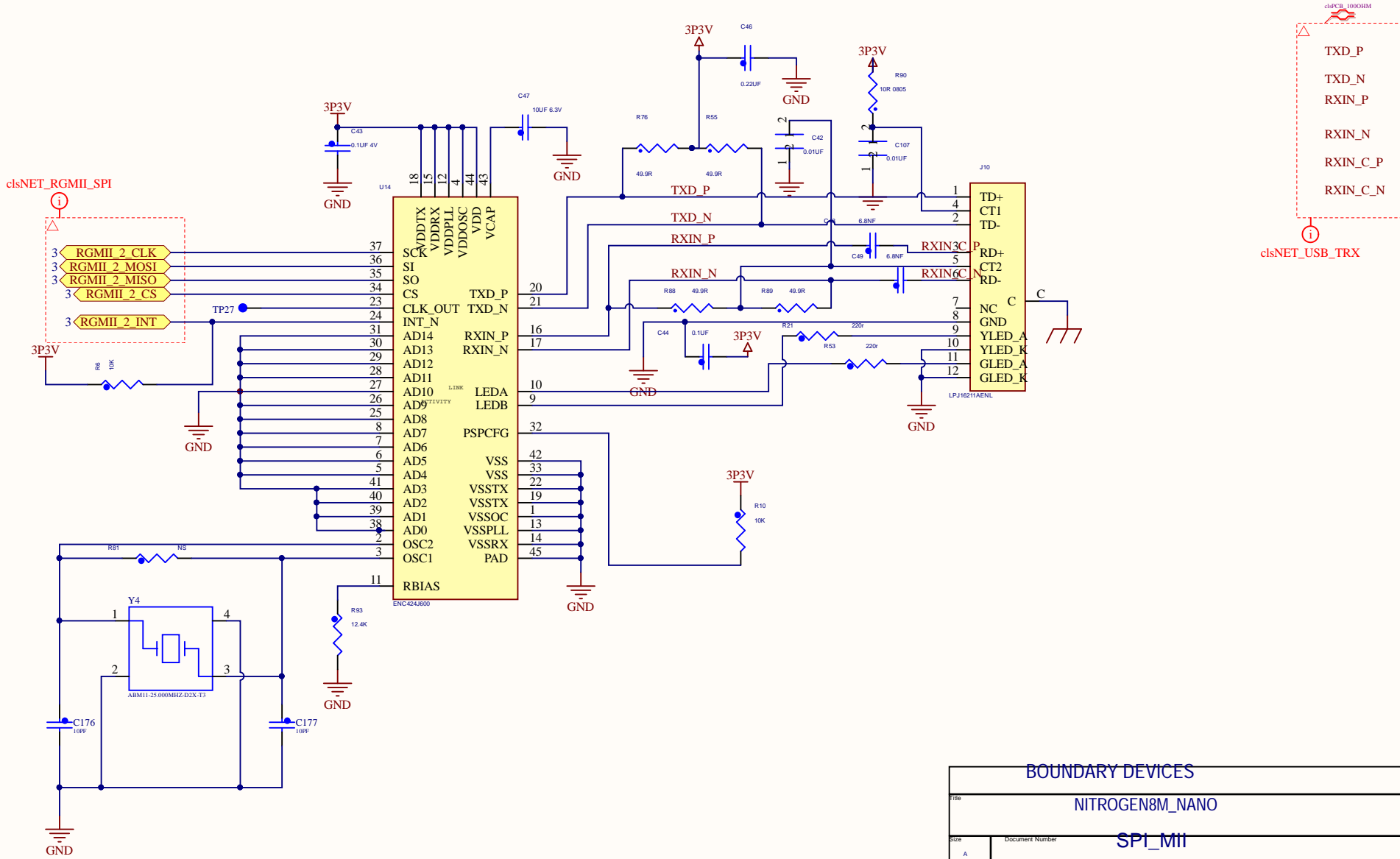


Company	BOUNDARY DEVICES		PRELIMINARY
Title	EMMC + SD		
Project	NIT8M_MINI	Rev	REV40A
Date:	11/19/2019	Sheet	9 of 14

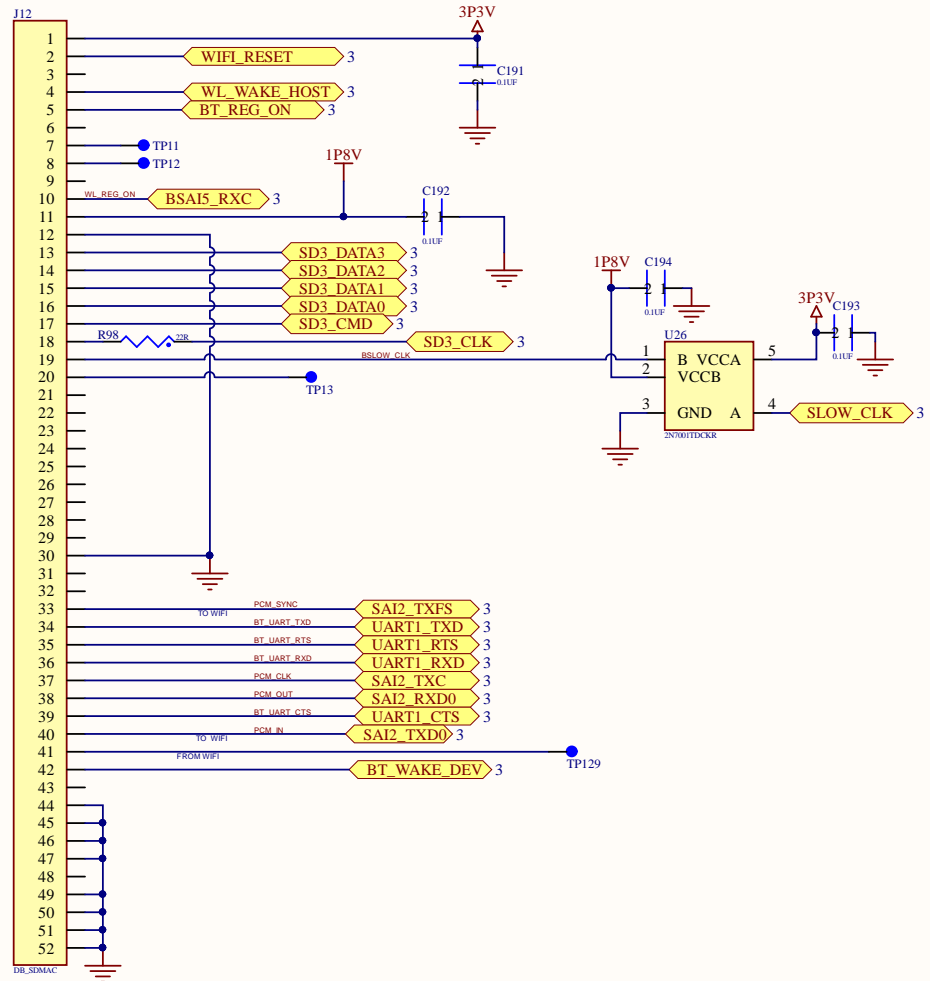



Company	BOUNDARY DEVICES	
Title	DSI + UART	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 10 of 14

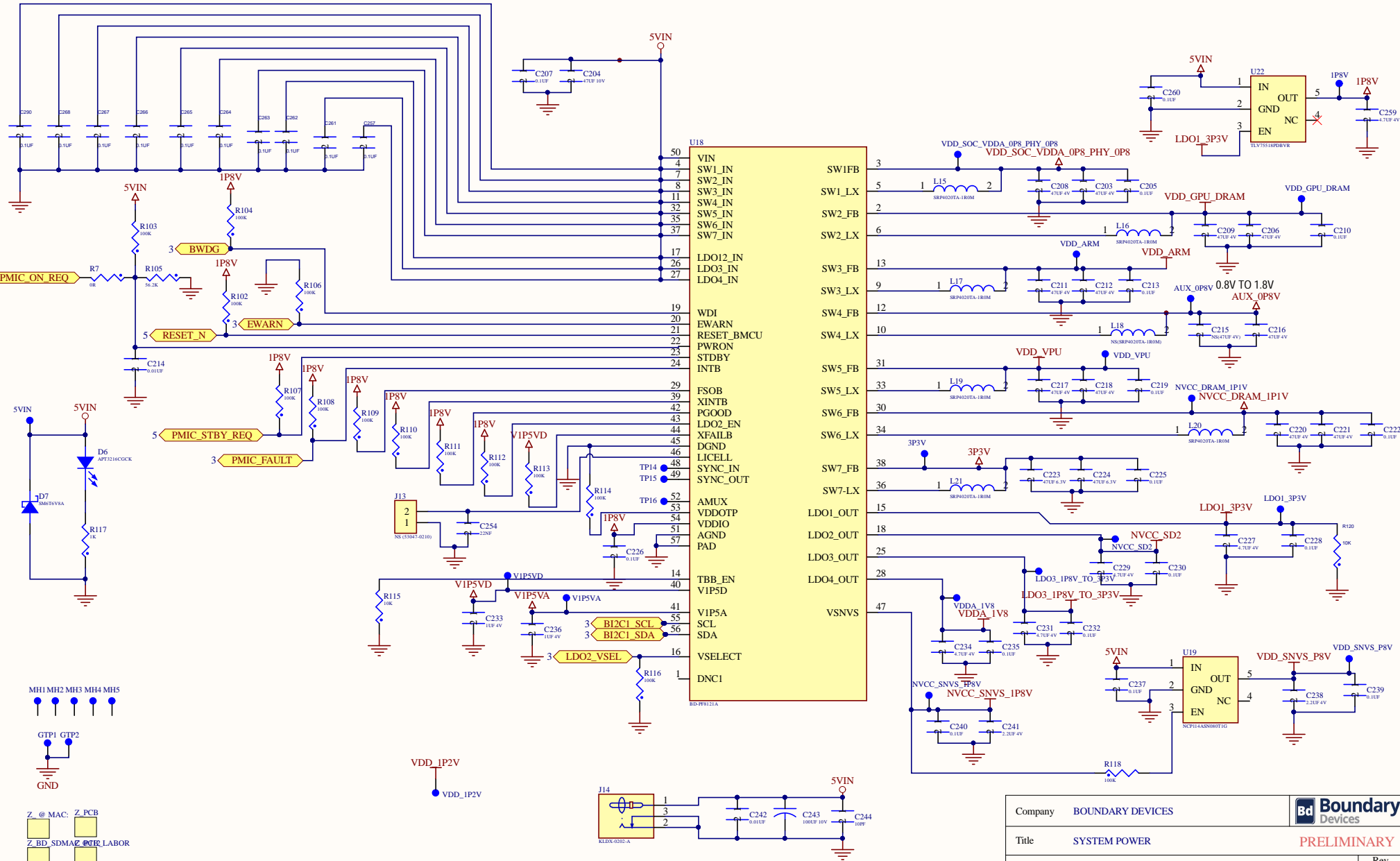
PRELIMINARY



BOUNDARY DEVICES			
Title: NITROGEN8M_NANO			
Size: A	Document Number: SPI_MII		Rev:
Date:	Sheet: 10	of: 14	



Company	BOUNDARY DEVICES	
Title	WIFI + BT	
Project	NIT8M_MINI	PRELIMINARY
Date:	11/19/2019	Rev REV40A
Sheet	12	of 14



50	VIN	
4	SW1_IN	SW1FB
7	SW2_IN	SW1_LX
8	SW3_IN	SW2_FB
11	SW4_IN	SW2_LX
32	SW5_IN	SW3_FB
35	SW6_IN	SW3_LX
37	SW7_IN	SW4_FB
17	LDO12_IN	SW4_LX
26	LDO3_IN	SW5_FB
27	LDO4_IN	SW5_LX
19	WDI	SW6_FB
20	EWARN	SW6_LX
21	RESET_BMCU	SW7_FB
22	PWRON	SW7_LX
23	STDBY	LDO1_OUT
24	INTB	LDO2_OUT
29	FSOB	LDO3_OUT
39	XINTB	LDO4_OUT
42	PGOOD	VSNVS
43	LDO2_EN	
44	XFAILB	
45	DGND	
46	LICELL	
48	SYNC_IN	
49	SYNC_OUT	
52	TP14	
53	TP15	
54	AMUX	
54	VDDOTP	
51	VDDIO	
57	AGND	
57	PAD	
14	TBB_EN	
40	VIP5D	
41	VIP5A	
55	SCL	
56	SDA	
16	VSELECT	
1	DNC1	

Company	BOUNDARY DEVICES	
Title	SYSTEM POWER	
Project	NIT8M_MINI	PRELIMINARY
Date:	11/19/2019	Rev REV40A
Sheet	13	of 14

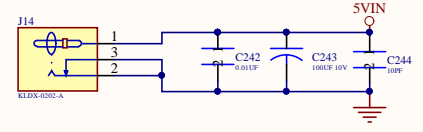
MH1 MH2 MH3 MH4 MH5

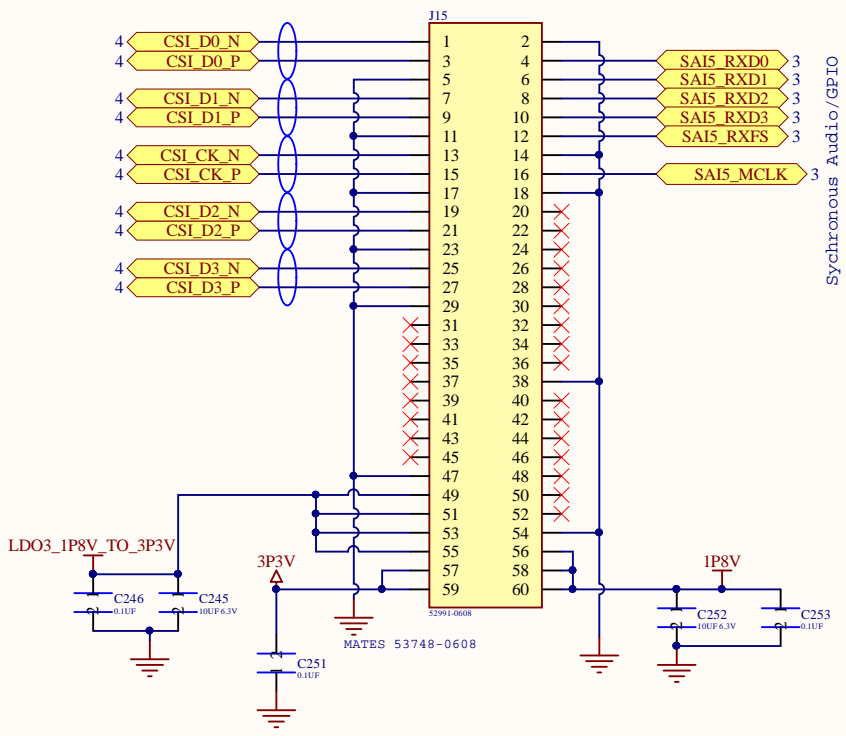
GTP1 GTP2

GND

Z_@_MAC: Z_PCB

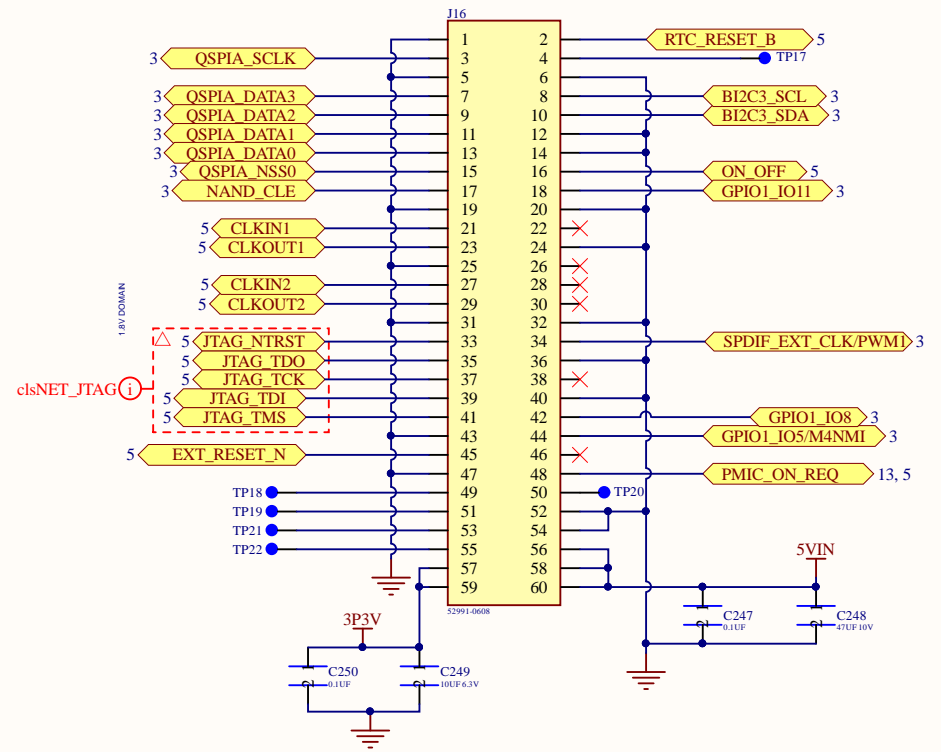
Z_BD_SDMAZ @HR_LABOR





Synchronous Audio/GPIO

MIPI CAMERA INTERFACE



clsNET_JTAG (i)

Company	BOUNDARY DEVICES	
Title	EXPANSION	
Project	NIT8M_MINI	Rev REV40A
Date:	11/19/2019	Sheet 14 of 14